

LE SYSTEME DE LECTURE

Le système de lecture se compose de huit diodes OA95, ou germanium, à cause de leurs faibles tensions de seuil, soit 0,1 à 0,2 (v), de huit résistances de Pull Up, d'une porte NOR et d'un décodeur.

L'adresse du bit à vérifier est envoyée dans le décodeur. De ce fait, la sortie voulue est au niveau bas alors que toutes les autres sont au niveau haut. Après les inverseurs, les niveaux sont inversés donc toutes les résistances de Pull Up sont à la masse, sauf celle de la sortie considérée.

Admettons un niveau "0" sur cette sortie, à ce moment, le 5 (v) va passer dans la diode à travers la résistance de 3,3 (k Ω) donc nous aurons 0 (v) à l'entrée de la porte NOR, à la tension de seuil de la diode près.

Admettons maintenant un niveau "1". la tension du côté de la cathode étant la même que celle de l'anode, nous aurons 5 (v) à l'entrée de la porte NOR.

Ce système va nous permettre de vérifier si le bit programmé a un niveau "0" ou un niveau "1".

Nous vérifions un bit à la fois et non pas les huit bits ensemble, ceci nous ralentit un peu mais nous restons dans des temps tout à fait compétitifs. Pour une lecture complète d'une PROM de 2 k, nous mettons environ 1 (s).

Nous avons choisi cette méthode car cela nous a évité de multiplexer un PIA.

Le schéma de montage se trouve à la page suivante.

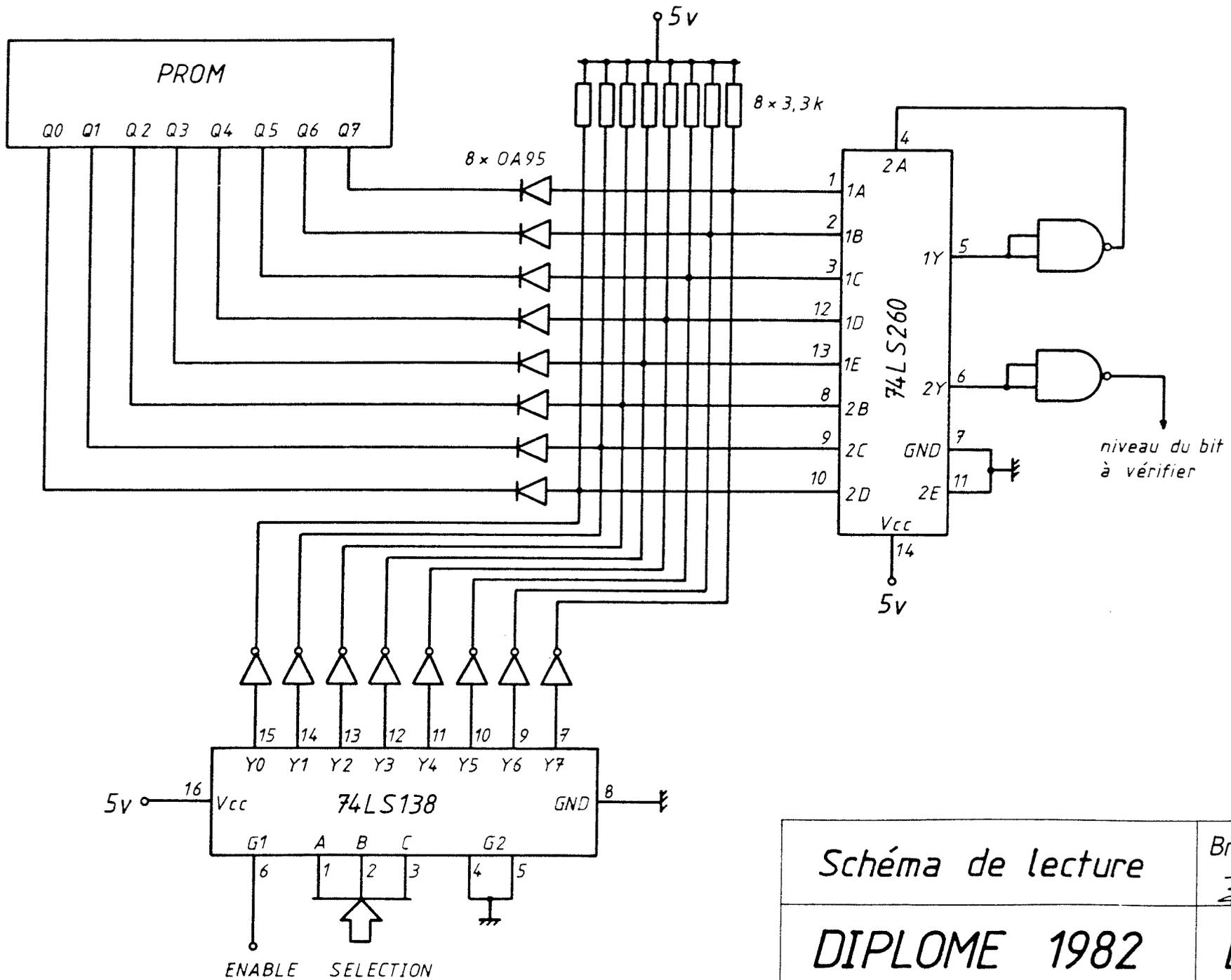


Schéma de lecture

Broccard Ph.

Broccard

DIPLOME 1982

E.I.G.

CHAPITRE 7

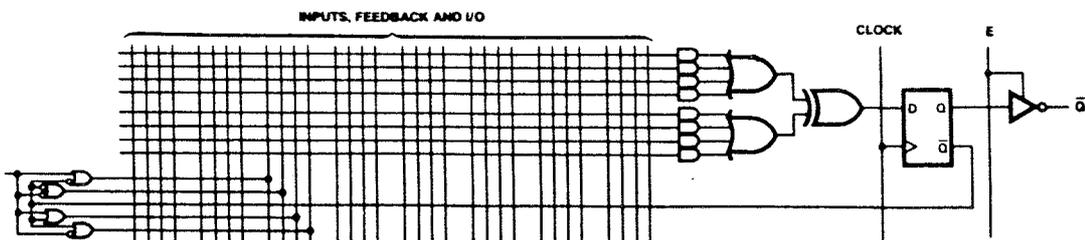
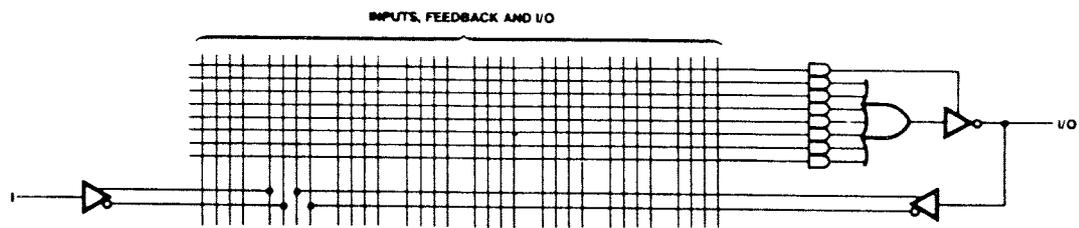
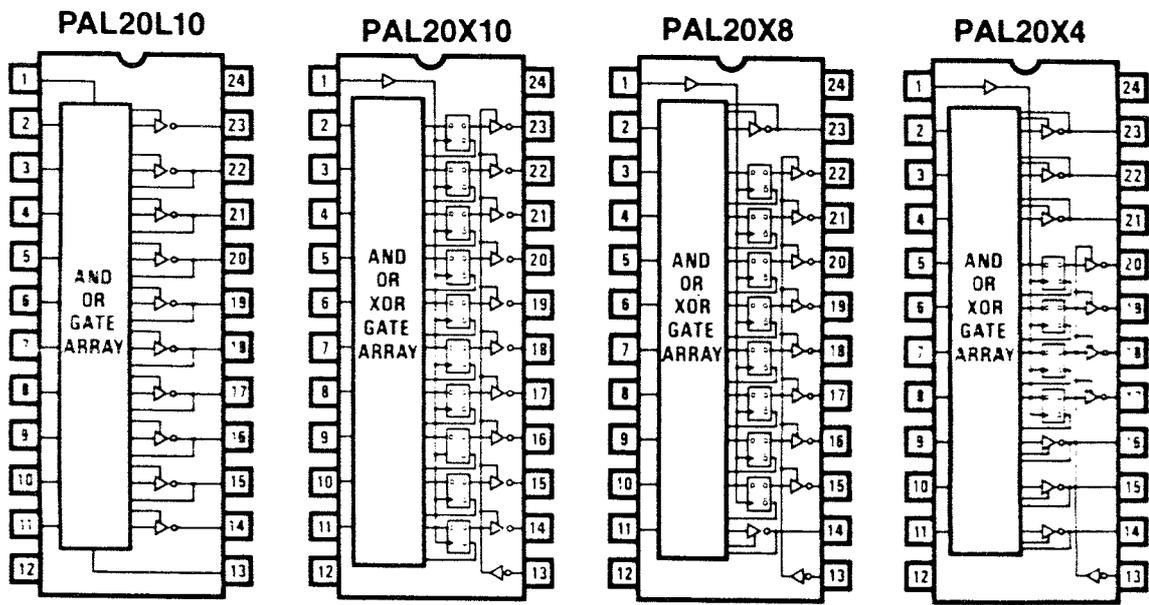
PROM LOGIQUES

PROMS LOGIQUES

Les PROMS logiques sont des PROMS dans lesquelles nous pouvons programmer des fonctions logiques déjà existantes ou des fonctions inventées par le programmeur.

Le principe en est simple. Il y a une partie programmable et une partie "fixe", définie par le constructeur, cette partie change d'une PROM à l'autre, ce qui nous permet de fabriquer un certain nombre de fonctions.

Voici un exemple de PROM logique :



La procédure de programmation ressemble fortement à celle des PROMS normales, en voici la description :

1. Appliquer l'adresse désirée aux entrées
2. Mettre le bon état sur les entrées ENABLE
3. Mettre Vcc à 5 (v)
4. Appliquer Vpp (de 27 à 30 (v) suivant la PROM) à la pin de programmation
5. Appliquer Vout (de 20 à 26 (v) suivant la PROM) à la sortie qui doit être programmée (programmer seulement une sortie à la fois)
6. Enlever Vout
7. Enlever Vpp
8. Recommencer les points 1 à 7 pour chaque mot qui doit être programmé
9. La vérification doit être faite après chaque bit ou mot programmé, ou après avoir compléter la programmation de toute mémoire

Procédure de vérification :

1. Mettre le bon état aux entrées ENABLE
2. Vérification de l'état bas :
 - a) Appliquer la bonne adresse
 - b) Mettre la tension Vcc à 4,2 (v)
 - c) Charger la sortie avec un courant Iol = 12 (mA)
 - d) Vérifier si le niveau de la sortie est plus bas que 0,8 (v)
3. Vérification de l'état haut :
 - a) Appliquer la bonne adresse
 - b) Mettre la tension Vcc à 6 (v)
 - c) Charger la sortie avec un courant Ioh = 0,3 (mA)
 - d) Vérifier si le niveau de la sortie est plus haut que 4,5 (v)

Le seul problème que nous aurions si nous voulions programmer ces PROMS serait les tensions de programmation.

En effet, ces tensions sont plus élevées que pour les PROMS normales; elles s'échelonnent de 4 (v), environ, à 33 (v), alors que nos alimentations débitent au maximum 24 (v) à cause de la saturation de l'amplificateur opérationnel.

Pour arriver à des tensions aussi hautes, il faudrait imaginer un montage pour les alimentations avec transistors car les amplificateurs opérationnels satureraient beaucoup trop tôt.

CHAPITRE 8

SCHEMATEQUE

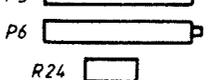
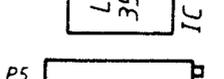
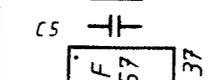
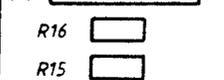
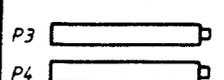
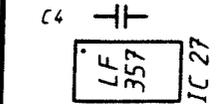
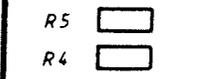
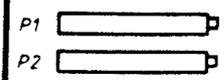
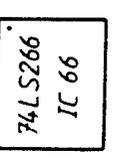
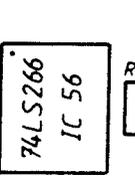
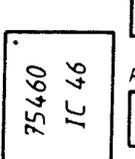
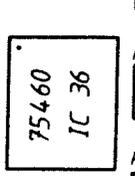
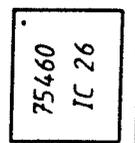
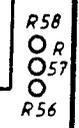
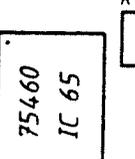
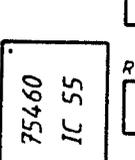
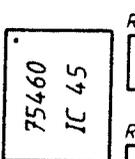
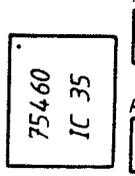
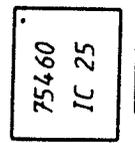
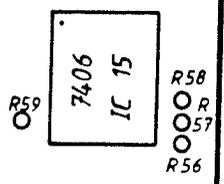
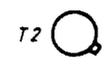
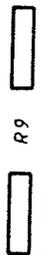
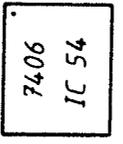
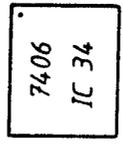
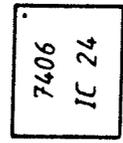
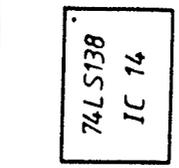
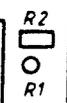
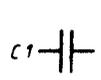
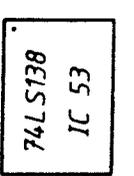
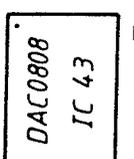
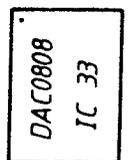
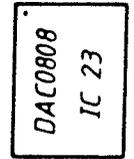
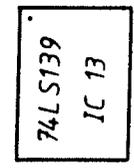
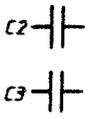
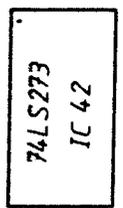
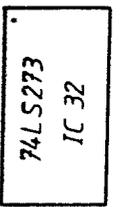
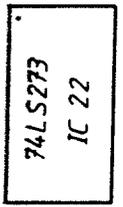
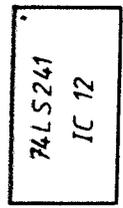
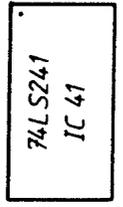
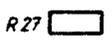
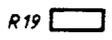
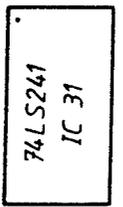
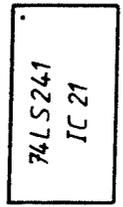
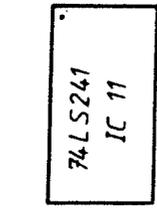
Reg. 1 Reg. 2 Reg. 3

in out adj in out adj in out adj 25v -5v -15v 2v

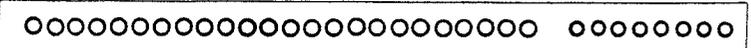
+5v

GND

CONNECTEUR DE PROGRAMMATION



CONNECTEURS DES PIA



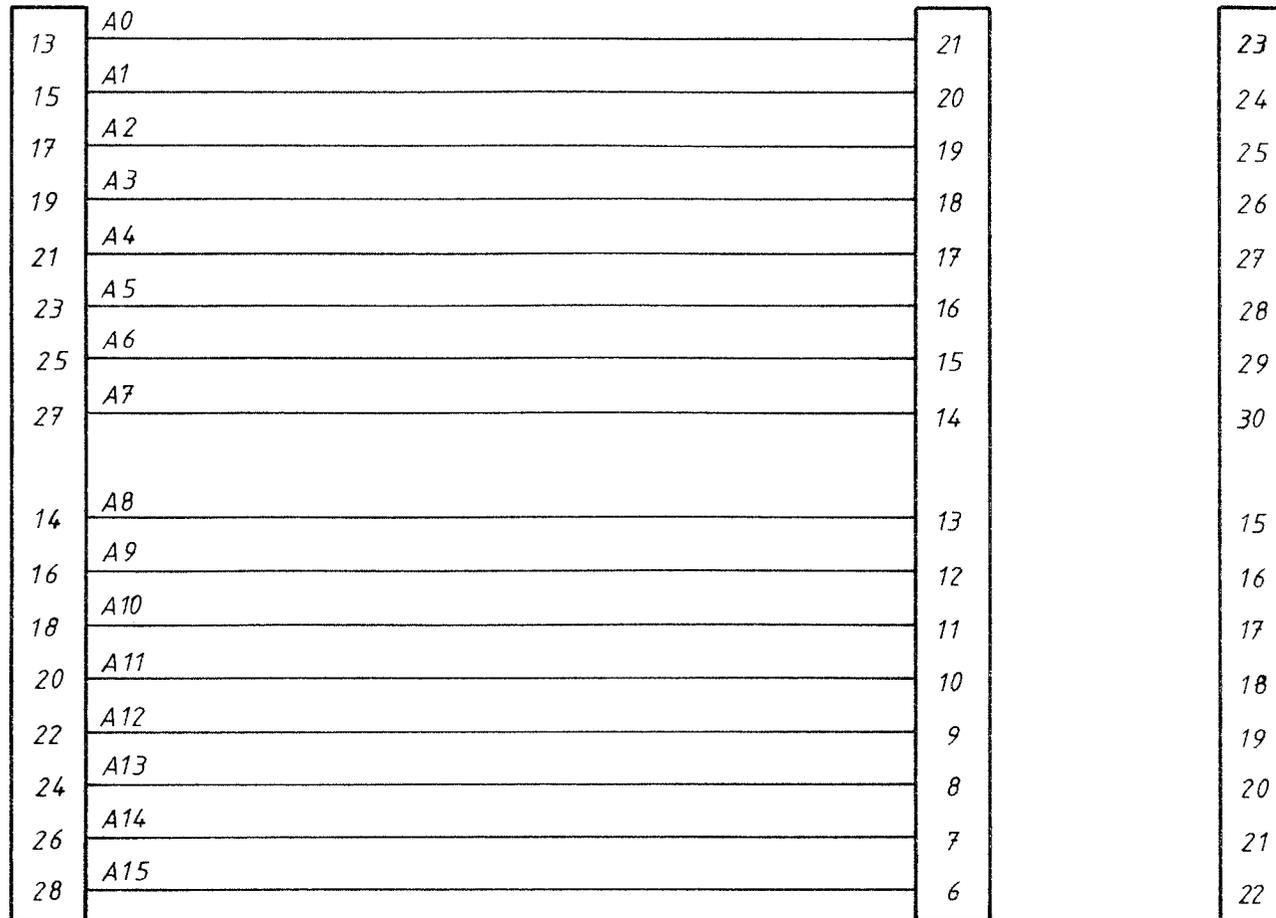
R 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50 51 52 53 8 7 6 5 4 3 2 1 DI

Schéma d'implantation	Broccard Ph. <i>Broccard</i>
DIPLÔME 1982	E.I.G.

CONNECTEUR
DU
PIA 2

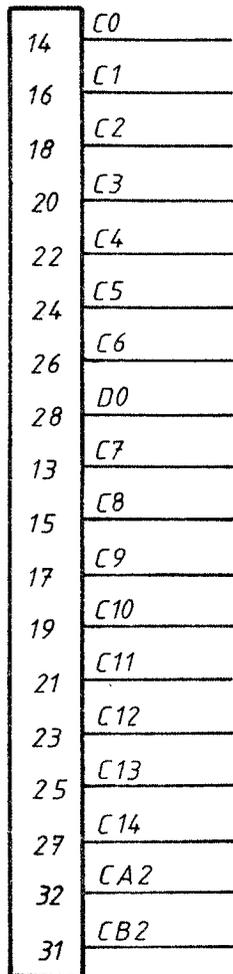
CONNECTEUR
DE
PROGRAMMATION

CONNECTEUR
DE LA
CARTE

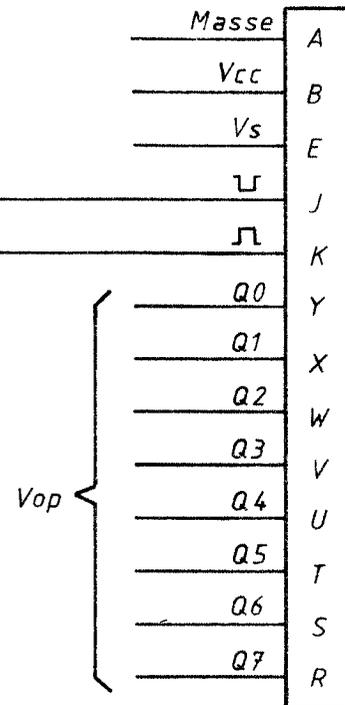


<i>Cablage des adresses</i>	Broccard Ph. <i>Broccard</i>
DIPLOME 1982	E.I.G.

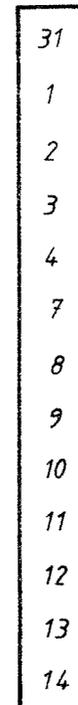
CONNECTEUR
DU PIA 1



CONNECTEUR
DE
PROGRAMMATION



CONNECTEUR
DE LA
CARTE



Cablage des commandes

Broccard Ph.
Broccard

DIPLOME 1982

E.I.G.