

NATIONAL DM54S / 74S 188, 287, 288, 387, 570 à 574,
472 à 475

Attention tous les bits sont à "0" avant la programmation

1. Sélectionner le mot désiré en appliquant un niveau haut ou bas aux entrées des adresses. Interdire le circuit en appliquant un niveau logique haut à une ou deux entrées ENABLE.
2. Augmenter la tension V_{cc} à $10,5 (v) \pm 0,5 (v)$ avec une vitesse de montée comprise entre 1 et 10 ($v/\mu s$), tout en étant capable de fournir un courant de 750 (mA) sous 11 (v).
3. Programmer la sortie désirée en augmentant la tension sur celle-ci à $10,5 (v) \pm 0,5 (v)$. Cette tension peut augmenter en même temps que V_{cc} , mais elle ne doit pas le précéder. Seulement un bit peut être programmé à la fois. Les sorties n'étant pas programmées doivent être laissées ouvertes ou portées à une haute impédance, minimum 20 ($k\Omega$).
4. Pour que le circuit puisse être programmé, mettre les deux entrées ENABLE à un niveau bas pendant 10 (μs).
5. Vérifier la bonne programmation du bit en enlevant en premier la tension de programmation de la sortie considérée et en réduisant ensuite V_{cc} à $4 (v) \pm 0,2 (v)$. Les points 2, 3 et 4 doivent être répétés jusqu'à la bonne programmation du bit.
6. Après la vérification, appliquer cinq impulsions de programmation au bit programmé.
7. Répéter les points de 1 à 6 pour chaque bit. Le "duty-cycle" de V_{cc} ne doit pas dépasser 25 % afin de minimiser l'échauffement des jonctions.

HARRIS 76xxx

Attention tous les bits sont à "1" avant la programmation

1. Si le circuit a des sorties nécessitant un clock (HM - 76xxR), appliquer à l'entrée "STROBE" le niveau logique voulu pour placer le circuit dans un mode "transparent-read" qui est essentiel pendant la programmation. Cette entrée doit rester dans ce mode pendant toute la programmation.
2. Si l'on met l'entrée $\overline{CE_x}$ (PDx) à un niveau haut et l'entrée CEx ($\overline{PD_x}$) à un niveau bas, cela bloque l'accès au circuit.
3. Pour interdire la programmation, il suffit d'appliquer une tension Vopd de 5 (v) sur toutes les sorties de la PROM. Aucune sortie ne doit être laissée ouverte.
4. Augmenter la tension Vcc à 12 (v) en un temps ≤ 1 (μ s).
5. Après un délai ≥ 10 (μ s), appliquer une impulsion d'amplitude égale à 10.5 (v) et de durée égale à 100 (μ s) à la sortie sélectionnée.
6. Chaque bit du même mot doit être programmé pendant que Vcc est à 12 (v). Il suffit d'appliquer une impulsion (voir pt 5). Elles doivent être séparées par un intervalle minimum de 10 (μ s).
7. Abaisser Vcc à 4,5 (v) 10 (μ s) après la dernière impulsion.
8. Pour vérifier le bit, appliquer 0,4 (v) à l'entrée $\overline{CE_x}$ (PDx) et 5 (v) à l'entrée CEx ($\overline{PD_x}$).
9. Répéter la vérification (pt 8) pour Vcc égal à 5 (v).
10. Si un bit n'a pas été bien programmé, répéter les points de 2 à 8. Si après un temps total de programmation de 1 (ms) le bit n'est toujours pas programmé, il est improgrammable.
11. Répéter les points de 1 à 10 pour chaque bit.

SIGNETICS 82523 (O.C.) / 825123 (T.S.)

Attention tous les bits sont à "0" avant la programmation

1. Toutes les sorties doivent avoir une résistance de 10 (k Ω) sous une tension Vcc de 5 (v). Appliquer un niveau haut à l'entrée \overline{CE} .
2. Sélectionner l'adresse à programmer, puis augmenter Vcc à 9 (v).
3. Après un temps de 5 (μ s), appliquer une tension de programmation Vopf de 17 (v) à la sortie qui doit être programmée. Programmer une sortie à la fois.
4. Après un temps de 5 (μ s), pulser l'entrée \overline{CE} pendant un temps de 100 (μ s).
5. Après un temps de 5 (μ s), enlever la tension Vopf de la sortie considérée.
6. Répéter les points de 3 à 5 pour programmer d'autres bits à la même adresse.
7. Pour vérifier tous les bits qui se trouvent à une même adresse, après un temps de 5 (μ s) sous une tension Vccvl égale à 4.5 (v), appliquer un niveau logique bas à l'entrée \overline{CE} . Toutes les sorties programmées doivent être à un niveau logique haut.
8. Après un temps de 5 (μ s), répéter les points de 2 à 7 et vérifier toutes les autres adresses.
9. Après un temps de 5 (μ s), augmenter Vcc à 5,5 (v) et vérifier toutes les places mémoires en appliquant un niveau logique bas à l'entrée \overline{CE} , faire cela pour toutes les adresses.

CHAPITRE 4

DESCRIPTION DU TRAVAIL

Ce travail va comporter deux parties :

1. L'étude de l'électronique nécessaire à la programmation de différentes PROMS. Cette étude sera faite en tenant compte à d'éventuels développements futurs.
2. L'étude du programme permettant de commander cette électronique, que ce soit en agissant sur les valeurs des tensions ou sur les temps de programmations ou diverses autres fonctions.

Le schéma de la page suivante nous montre le schéma-bloc du programmeur de PROM conçu pendant ce travail.

Fonctionnement général

Les informations arrivent par l'intermédiaire de deux PIA (Motorola 6820/6821). Une partie de ces informations sert à la commande des alimentations et aux commandes des tensions de celles-ci, une autre partie sert à l'adressage de la PROM. Les derniers bits restant servent à diverses petites fonctions expliquées au chapitre 5.

Une fois que ces informations sont arrivées aux bons endroits, nous déclenchons les alimentations programmables, ce qui nous permet de faire fondre le bon fusible.

Il ne nous reste plus qu'à vérifier le bit programmé et, si nécessaire, le reprogrammer une seconde fois. Sinon, nous passons au bit suivant.

La programmation se fait bit par bit !

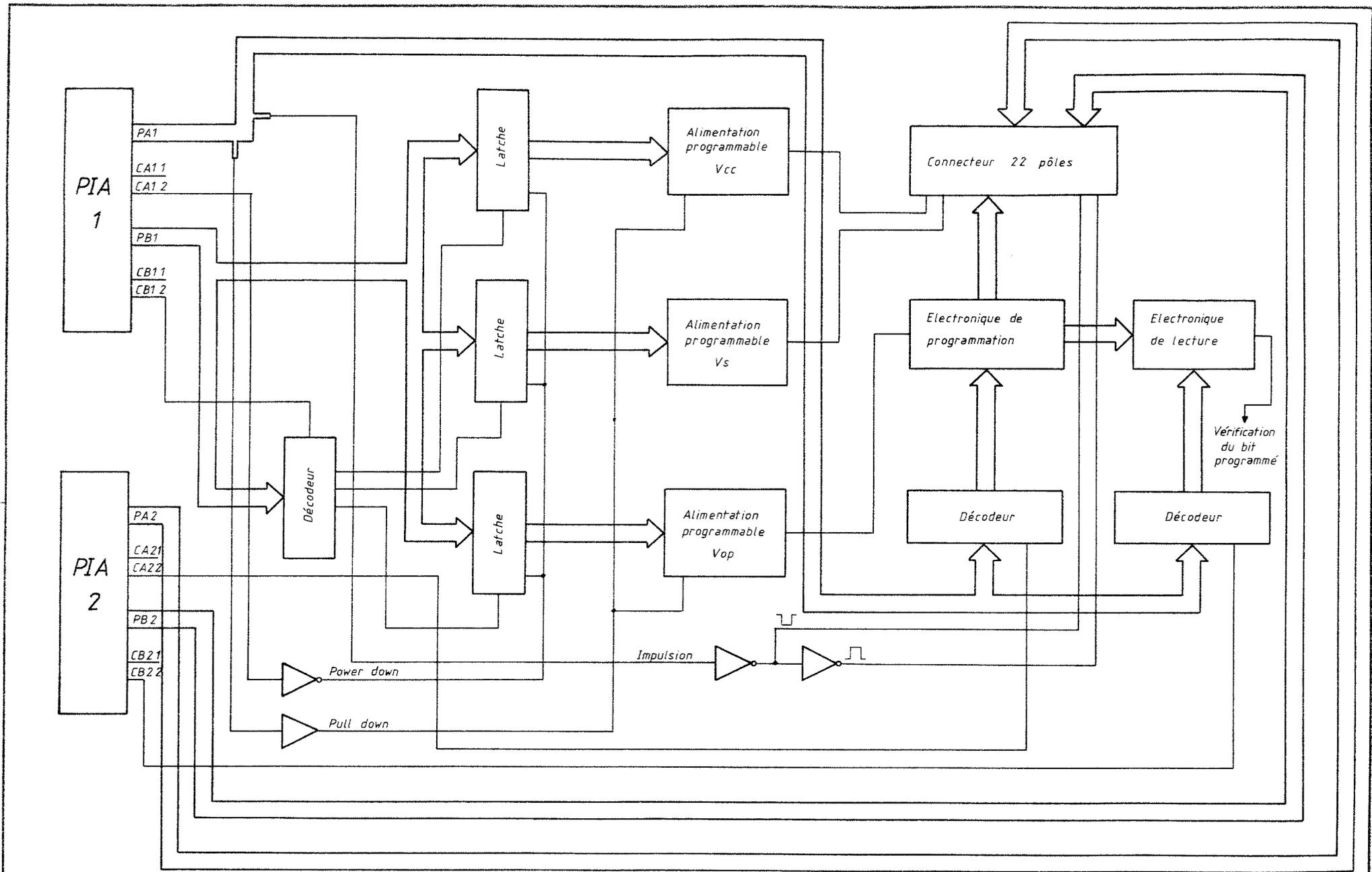


Schéma bloc	Broccard Ph. <i>Broccard</i>
DIPLOME 1982	E.I.G.

CHAPITRE 5

ORGANISATION DES PIA

DESCRIPTION DU PIA MC 6820/21

Ce circuit joue le rôle d'interface entre le DATA BUS (bus de données) et les périphériques. Le PIA permet au microprocesseur de dialoguer dans les deux sens avec le ou les périphériques qui lui sont rattachés.

Les dialogues, c'est-à-dire les opérations "read-write" sont faites pendant la phase \emptyset_2 du microprocesseur.

Organisation générale

Le PIA est divisé en deux parties (A et B), comprenant 8 bits chacune. Ces bits sont bidirectionnels.

La partie B est tristate. Chaque partie possède encore une entrée d'interruption et une ligne bidirectionnelle de contrôle.

Tous ces bits (ou presque) vont être employés pour la commande du "Hard".

PIA 1

Section A : Il a été nécessaire de diviser cette section en plusieurs parties car nous n'avons besoin que d'un ou deux bits à la fois pour la commande de divers circuits.

PA 1 bits 0 à 2 : entrées du décodeur de programmation (74LS138).

PA 1 bit 3 : impulsion positive pour des PROMS "latchées".

PA 1 bit 4 : commande du PULL DOWN.

PA 1 bit 5 - 6 : commande pour la mise à 5 (v) ou la mise à la masse des sorties non programmées pendant le cycle de programmation.

Section A : PA 1 bit 7 : vérification du niveau du bit programmé.

CA 1 2 : commande POWER DOWN pour les alimentations (en cas de RESET du système).

Section B : Cette section est uniquement réservée pour pour la commande des alimentations et des tensions de celle-ci.

En effet, nous avons besoin de six bits pour la commande des tensions et de deux bits pour la commande du choix des alimentations.

PB 1 bits 0 à 5 : commande de la tension des alimentations.

PB 1 bits 6 - 7 : sélection de la bonne alimentation.

CB 1 2 : commande de l'entrée ENABLE du décodeur 74LS139.

PIA 2

Les huit bits de la section A et les huit bits de la section B sont utilisés comme interface de sortie pour les adresses.

PA 2 bits 0 à 7 : adresses aux niveaux hauts.

CA 2 2 : commande de l'entrée ENABLE du décodeur de programmation 74LS138.

PB 2 bits 0 à 7 : adresses aux niveaux bas.

CB 2 2 : commande de l'entrée ENABLE du décodeur de lecture 74LS138.

Il reste quatre bits de libres, CA 1 1, CB 1 1, CA 2 1, CB 2 1. Ces bits servent uniquement d'entrées d'interruption.

Toutes les informations sortant ou entrant dans les PIA sont passées à travers des "buffers". Ceci est nécessaire car les PIA ne supportent qu'une charge TTL en sortie comme en entrée. Ceci sert donc de protection.
